

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2002 年 9 月 6 日 (06.09.2002)

PCT

(10) 国際公開番号
WO 02/069546 A1

(51) 国際特許分類⁷: H04L 1/00, H04B 1/04, G06F 11/10

650-0046 兵庫県 神戸市中央区 港島中町 7 丁目 2 番
1 号 Hyogo (JP).

(21) 国際出願番号: PCT/JP02/01682

(22) 国際出願日: 2002 年 2 月 25 日 (25.02.2002)

(72) 発明者: および

(25) 国際出願の言語: 日本語

(75) 発明者/出願人 (米国についてのみ): 渋谷 孝子
(SHIBUYA, Takako) [JP/JP]; 〒650-0046 兵庫県 神戸市
中央区 港島中町 7 丁目 2 番 1 号 ティーオーエー株
式会社内 Hyogo (JP). 田中 智久 (TANAKA, Tomohisa)
[JP/JP]; 〒650-0046 兵庫県 神戸市中央区 港島中町
7 丁目 2 番 1 号 ティーオーエー株式会社内 Hyogo
(JP).

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2001-52579 2001 年 2 月 27 日 (27.02.2001) JP

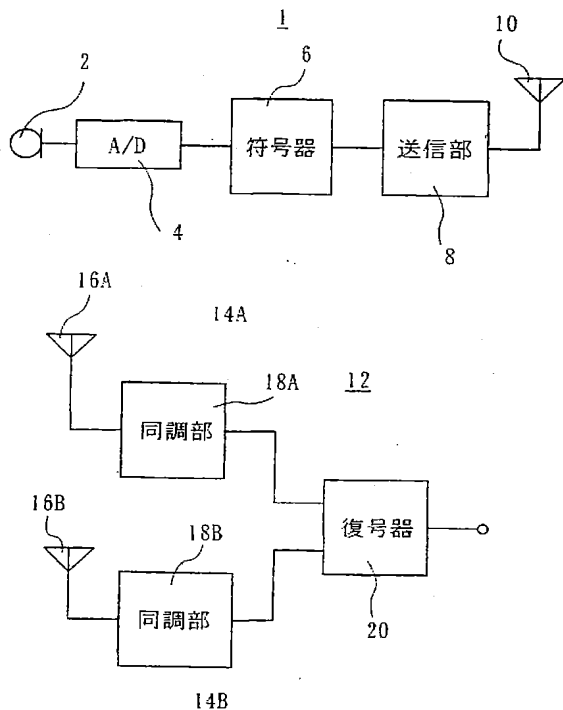
(71) 出願人 (米国を除く全ての指定国について): ティー
オーエー株式会社 (TOA CORPORATION) [JP/JP]; 〒

(74) 代理人: 田中 浩, 外 (TANAKA, Hiroshi et al.); 〒673-
0891 兵庫県 明石市 大明石町 1 丁目 7 番 4 号 白菊グ
ランドビル 6 階 欧和特許事務所 Hyogo (JP).

[続葉有]

(54) Title: TRANSMITTER AND RECEIVER

(54) 発明の名称: 送信機及び受信機



6...ENCODER 18A...TUNING UNIT
8...TRANSMITTING UNIT 18B...TUNING UNIT
20...DECODER

(57) Abstract: A transmitter (1) has an A/D converter (4) that converts an input signal from a microphone (2) into a digital signal of a plurality of bits every predetermined period. An encoder (6) divides the digital signal into blocks, adds a parity bit to each block, and creates a coded signal. A transmitting unit (8) modulates a carrier wave with the coded signal and transmits the modulated carrier wave from an antenna (10). A receiver (12) has two tuning units (18A, 18B). Coded signals outputted from the tuning units (18A, 18B) and related to each other are inputted into a decoder (20). A decoder (20) checks the parity of each block of the corresponding coded signal, selects an error-free block out of the blocks corresponding to the coded signals related to each other, and outputs the block.

[続葉有]

WO 02/069546 A1



(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

送信機 (1) は、マイクロホン (2) からの入力信号を複数ビットのデジタル信号にA/D変換器 (4) によって所定周期毎に変換する。符号器 (6) は、前記デジタル信号を複数のブロックに分け、各ブロック毎にパリティビットを付加して符号化信号を生成する。送信部 (8) は、符号化信号によって搬送波を変調し、アンテナ (10) から送信する。受信機 (12) は2台の同調部 (18A)、(18B) を有し、これら同調部 (18A)、(18B) から出力された互いに対応する符号化信号が復号器 (20) に入力される。復号器 (20) は、対応する符号化信号の各ブロックのパリティチェックを行い、互いに対応する複数の符号化信号の対応するブロックのうち誤りのないブロックを選択して出力する。

明細書

送信機及び受信機

技術分野

本発明は、送信機及び受信機に関し、特にデジタル送信機及び受信機における伝送誤りに対する対策を施したものに關する。

背景技術

デジタル無線送受信では、送信機は、「1」または「0」レベルを持つデジタルデータによって搬送波を変調した変調信号を送信し、受信機は、変調信号を受信し、これからデジタルデータを復調する。しかし、送信機と受信機との間にある無線伝送路において雑音等の影響を受けたことにより、「1」または「0」レベルのデータを正しく「1」または「0」レベルに復調することができないことがある。

このような誤りが生じている否かを検査する技術の1つにRSSI方式がある。これは、受信機において受信レベルを調べて、デジタルデータの誤りがある可能性のある部分を特定するものである。また、送信機において誤り検出符号をデジタルデータの1サンプルごと或いは1フレーム毎に付加して送信し、受信機においてこの誤り検出符号を用いて、誤り伝送が行われているか否か判定する技術もある。ここで1サンプルとは、例えば音声信号等を送信する場合、この音声信号を所定のサンプリング周波数でサンプリングし、これら各サンプリング値を所定ビット数のデジタル信号にそれぞれA/D変換器で変換したとき、各サンプリング値を所定ビット数のデジタル信号に変換したものそれぞれを言う。また、1フレームとは、このようなデジタル信号を複数個集めて、ひと固まりのデータとしたものを言う。この他に、誤り訂正符号を付加して送信し、受信側において誤り訂正を行う技術も開発されている。

しかし、RSSI方式では、誤りの可能性のある部分を大まかにしか特定することができない。

また、誤り検出符号を用いて誤りの検出を行うものでは、デジタルデータの1サンプルごと或いは1フレーム毎に誤り検出符号を付しているので、誤りが見つかった場合、1サンプルまたは1フレームのデータを廃棄しなければならない。

その1サンプルまたは1フレーム中における誤り箇所がわずかしかな場合でも、その1サンプルまたは1フレームのデータを廃棄しなければならない。特に、音声信号をデジタル化したものの場合、1サンプルまたは1フレームのデータを廃棄すると、誤り箇所がわずかな場合でも、誤りの割に大きな音の歪みが発生する。

誤り訂正技術を使用した代表的なものとしてBCH符号がある。これは情報ビットに冗長ビットを付加して、訂正能力までの誤りを完全に訂正をできる。例えば4ビットの情報ビットに対して3ビットの冗長ビットを付加することで、訂正能力を1ビットとすることができる。この場合、訂正能力を超えて誤りが発生すると、誤って訂正が行われ、大きな歪みが生じる。誤った訂正を無くするために訂正能力を上げるなら、冗長ビットを増加させねばならず、通信効率が低下する。特に無線通信信号では、バースト誤りという連続したビットでの誤りが発生する。従って、誤り訂正符号によって誤り訂正をするには、同じ誤り率のランダム誤りに比べて、より訂正能力を上げる必要がある。その結果、さらに冗長ビットを増加させねばならず、益々通信効率が低下する。

本発明は、高精度に誤り検出ができ、かつ通信効率の低下を招くことなく、符号の誤り訂正が確実に行うことができる送信機及び受信機を提供することを目的とする。

発明の開示

本発明による送信機は、アナログ入力信号を複数ビット数のデジタル信号に変換するA/D変換器を備えている。このデジタル信号は、所定サンプリング周期毎に順次発生する。この送信機が備える符号化手段は、デジタル信号を複数のブロックに分け、前記ブロック毎にパリティビットを付加して、符号化信号を生成する。これらブロックそれぞれを構成するビット数は任意に選択できる。例えば1ビットによって1ブロックを構成することもできる。符号化信号によって搬送波を変調手段が変調して、送信する。変調手段による変調方式は、デジタル信号に対する変調方式として公知の種々のものを使用することができる。

パリティビットとは、複数ビットのデータの集合に含まれる「1」レベルであるビットの合計値とパリティビットとの合計値が奇数または偶数のいずれか定め

た値になるように、付加されるビットである。例えば偶数パリティの場合、或るデータにおいて「1」レベルのビット数が奇数であれば、パリティビットは「1」とされる。或るデータにおいて、「1」レベルのビット数が偶数であれば、パリティビットは「0」とされる。奇数パリティの場合には、「1」レベルのビット数が奇数であれば、パリティビットは「0」とされる。「1」レベルのビット数が偶数であれば、パリティビットは「1」とされる。例えば偶数パリティを使用した場合、受信側で、「1」レベルのビット数をパリティビットも含めて計数し、その数が偶数であれば、誤りがなく、奇数であれば、誤りがあると判断する。

このパリティビットは、誤り検出の対象となるビットの数が多い場合、例えば1デジタル信号全体を誤り検出の対象とした場合、誤りがないと判断されたけれど、実際には誤りがあるという状況が起こる確率が上がる。そのため、誤り検出精度は下がる。従って、誤り検出の対象とするビット数は少ない方がよい。この送信機では、1デジタル信号全体を誤り検出の対象とせず、これを複数のブロックに分け、ブロックごとにパリティを付加している。従って、ブロック毎に誤りがあるか否かを検出することができ、誤り検出精度を高めることができる。特に、1ビットを1ブロックとして使用した場合には、最大の検出精度が得られる。しかも、たとえ誤りがあると判断されて廃棄する必要が生じたとしても、1デジタル信号の一部のブロックのみを廃棄すればよい。

アナログ入力信号が音声信号である場合、前記デジタル信号の上位ビットは、下位ビットよりも少ない数のビット数でブロックを形成することが望ましい。例えば、上位のビットは、それぞれ1ビットで1ブロックを形成し、下位のビットは、複数ビットで1ブロックを構成する。音声信号をデジタル化した場合、その上位のビット、例えば最上位ビットは、サインビットとして使用されることがある。これが誤っていると、音質に与える影響が大きい。同様に、他の上位ビットも音声信号のレベルの大きなレベル、例えば8ビットのデジタル信号で、8ビット目(MSB)をサインビットとすると、1ビットから7ビットによって最大64のレベルを表すことができる。7ビット目は、最大レベル64の半分の値である32を表す。従って、上位のビットに誤りがあるか否かは、音質に与える

影響が大きい。そこで、これら上位のビットは、ビットごとに誤りがあるか否かを検出している。

前記各パリティビットは、前記各ブロックと共に1つのフォーマットを構成し、前記パリティビットのうち少なくとも1つは、対応するブロックとは離れた位置に配置することが望ましい。

伝送路の状況によって、誤りがまとまって発生することがある。このような場合、ブロックとこれに対応するパリティビットとを並べて送信すると、双方に誤りが生じ、結果として誤りを検出できない可能性がある。そこで、ブロックと、これに対応するパリティビットとを離して配置し、双方に誤りが生じることを防止し、検出精度を高めている。

本発明による受信機は、上述したような送信機から送信された変調信号から、前記符号化信号を復調する複数の復調手段を有している。復調手段は、少なくとも2台の復調手段が設けられる。これら複数の復調手段から、互いに対応する前記符号化信号が復号化手段に入力される。復号化手段は、例えば、互いに対応する符号化信号の各ブロックのパリティチェックを行うパリティチェック手段と、このパリティチェックの結果、互いに対応する複数化信号の対応するブロックのうち誤りのないブロックを選択して出力する第1のブロック選択手段を有している。

このように構成した場合、互いに対応するブロックに対してパリティチェックを行うことによって、いずれかのブロックに誤りが生じているか否かを判定することができる。もし誤りが生じていると、誤りの生じていないブロックが選択される。これによって、ブロックに誤りが生じても、その誤りを修復することができる。

復号化手段は、互いに対応する複数の符号化信号の対応するブロックに共に誤りが無い場合、互いに対応する複数の符号化信号の誤り率が低い方のブロックを選択する第2のブロック選択手段を有するものとできる。

複数の復調手段で復調された互いに対応する符号化信号の対応するブロックが、いずれも誤りが無いと判定された場合、いずれのブロックを選択するかを決定する必要がある。誤りが無いと判断されたブロックは、例えばパリティビットも誤

って伝送され、誤りが実際にはあるのに、誤りがないと判断されている可能性もある。この場合、各符号化信号の誤り率（例えばその符号化信号に含まれている各ブロックのうち何個のブロックに誤りが生じているかを表したもの）が小さい符号化信号のブロックの方が、実際に誤りが生じていない可能性が高いと考えられる。よって、符号化信号の誤り率の少ないブロックを選択し、選択されたブロックの信頼性を向上させている。

復号化手段は、互いに対応する複数の符号化信号の対応するブロックに共に誤りがある場合、前回に出力された符号化信号の対応ブロックを選択する第3のブロック選択手段を有することもできる。

互いに対応するブロックが共に誤っている場合、その誤ったブロックに代えて出力すべきブロックを決定しなければならない。このとき、共に誤っている符号化信号よりも前に出力された符号化信号の対応するブロックを出力する。例えば、音声信号をデジタル化した信号の場合、前回のデジタル音声信号と今回のデジタル音声信号との間で、レベルが急激に変化することは余りない。従って、前回の符号化信号によって十分に代替することができる。しかも、代替させているのは、符号化信号全体ではなく、その誤りのあったブロックのみであるので、符号化信号全体における代替の影響を少なくすることができる。

復号化手段は、複数の復調手段から互いに対応する前記符号化信号が入力されたとき、各ブロックのパリティチェックを行い、各符号化信号のうち誤り率の低い符号化信号を選択する符号化信号選択手段を有するものとできる。この場合、復号化手段は、選択された符号化信号のうち誤りのあるブロックを、他の符号化信号における対応する誤りのないブロックに置換して出力する置換手段を有している。

このように構成した場合、まず複数の符号化信号のうち誤り率の小さい符号化信号が選択される。選択された符号化信号のうち、誤りが無いと判断されたブロックは、そのまま出力される。誤りのあるブロックのみが置換される。従って、一々複数の符号化信号の対応するブロックを比較していく場合よりも、処理を速やかに行うことができる。

前記復号化手段は、先に出力された符号化信号を記憶している記憶手段を有す

るものとできる。この場合、復号化手段は、複数の符号化信号の対応するブロックに共に誤りがある場合、記憶手段に記憶されている先に出力された符号化信号の対応ブロックを出力する読み出し手段も有している。

このように構成した場合、互いに対応する複数の符号化信号の対応するブロックに共に誤りがあっても、前回に出力された符号化信号の対応ブロックを選択することができる。互いに対応するブロックが共に誤っている場合、この符号化信号よりも前に出力された符号化信号の対応するブロックが出力される。例えば、音声信号をデジタル化したような信号の場合、急激にそのレベルが変化することは余りなく、前回の符号化信号によって充分に代替することができる。しかも、代替させているのは、符号化信号全体ではなく、その誤りのあったブロックのみであるので、符号化信号全体における代替の影響を少なくすることができる。

図面の簡単な説明

図1は、本発明の1実施形態の送信機及び受信機のブロック図である。

図2 a乃至図2 cは、図1の送信機の符号器によって行われる符号化の説明図である。

図3は、図1の送信機の符号器の動作のフローチャートである。

図4は、図1の受信機の復号器の一例の動作のフローチャートである。

図5 a乃至図5 dは、図1の受信機の復号器によって行われる復号の説明図である。

図6は、図1の受信機の復号器の他の例の動作のフローチャートである。

発明を実施するための最良の形態

本発明の1実施形態による送信機1は、図1に示すように、アナログ入力信号源、例えばマイクロホン2を有している。このマイクロホン2によって集音された音声信号が、A/D変換器4に供給される。このA/D変換器4は、上記音声信号を所定のサンプリング周波数によってサンプリングし、複数ビット、例えば16ビットのデジタル音声信号に変換する。これらデジタル音声信号は、上記所定周波数分の1の周期ごとに発生する。これらデジタル音声信号は、順に符号器6に供給され、符号化信号に変換される。実際には、符号器6は、これら符号化信号を所定数集めて、フレームを構成する。しかし、フレームの構成は、

本願発明の要旨とは直接に関係しないので、符号器 6 から符号化信号が出力されるとして、以下の説明を行う。これら符号化信号が、送信部 8 に供給される。送信部 8 に含まれる変調器において符号化信号によって搬送波のデジタル変調が行われ、変調信号が生成される。この変調信号が、送信部 8 に含まれる出力部によって増幅され、アンテナ 10 から送信される。

アンテナ 10 から送信された変調信号は、本発明の 1 実施形態の受信機 12 において受信される。受信機 12 は、複数系統、例えば A、B 2 系統の受信部 14 A と 14 B を有している。受信部 14 A は、アンテナ 16 A と同調部 18 A とを有している。同様に受信部 14 B は、アンテナ 16 B と同調部 18 B とを有している。アンテナ 16 A と 16 B によって受信された変調信号は、同調部 18 A、18 B に内蔵されている復調手段によって、符号化信号に復調される。

同調部 18 A と 18 B から出力される符号化信号に大きなずれが生じることを防止するため、アンテナ 10 とアンテナ 16 A の距離と、アンテナ 10 とアンテナ 16 B との距離とがほぼ等しくなるように、アンテナ 10、16 A、16 B は配置されている。マルチパスが生じないようにも、アンテナ 10、16 A 及び 16 B は配置されている。例えば、アンテナ 10、16 A 及び 16 B は、数十メートル四方の比較的狭い範囲内に障害物が無い状態で設置されている。

同調部 18 A と 18 B からの互いに対応する符号化信号は、復号器 20 において復号され、さらに D/A 変換器（図示せず）によってアナログ音声信号に変換され、増幅器（図示せず）によって増幅され、スピーカシステム（図示せず）から拡声される。

以下、図 2 a 乃至図 2 c 及び図 3 を参照して、符号器 6 における符号化について説明する。図 2 a は、A/D 変換器 4 から出力された 16 ビットのデジタル音声信号を示す。このデジタル音声信号は、D15 ビットが最上位ビット（MSB）で D0 ビットが最下位ビット（LSB）である。D15 ビットは、サインビットとして使用されている。このデジタル音声信号は、10 個のブロックに分けられている。即ち、D15 乃至 D12 の 4 ビットは、1 ビットずつで 1 ブロックを構成している。D11 乃至 D0 ビットは、2 ビットずつで 1 ブロックを構成している。即ち、上位のビットほど、ブロックを構成しているビット数が少な

くされている。

同図bに示すように、ブロックごとにパリティビットが設けられている。即ち、D15ビットに対してパリティビットP9が設けられている。D14ビットに対してパリティビットP8が設けられている。D13ビットに対しパリティビットP7が設けられている。D12ビットに対してパリティビットP6が設けられている。また、D11、D10の両ビットに対してパリティビットP5が設けられている。D9、D8の両ビットに対してパリティビットP4が設けられている。D7、D6の両ビットに対してパリティビットP3が設けられている。D5、D4の両ビットに対してパリティビットP2が設けられている。D3、D2の両ビットに対してパリティビットP1が設けられている。D1、D0の両ビットに対してパリティビットP0が設けられている。

パリティビットの値は、対象となるブロックに含まれる「1」の値の合計値とパリティビットとの合計値が奇数（1）または偶数（0）となるように選択されている。この実施の形態では、偶数となるようにパリティビットの値が選択されている。即ち偶数パリティを使用している。

このようなパリティビットが付加されたブロックを受信したときに、対象となるブロックとそれに対応するパリティビットの「1」の合計数を数えて、その合計数が偶数であれば、そのブロックは誤りが無く伝送されたことが分かる。従って、1つのデジタル音声信号を複数のブロックに分けて、各ブロックにそれぞれパリティビットを付加することで、1つのデジタル音声信号の一部に誤りが生じた場合でも、1つのデジタル音声信号全てを廃棄する必要が無く、その誤りの生じたブロックのみを廃棄すればよい。

16ビットの1デジタル音声信号に対して1つのパリティビットを付加することも考えられる。しかし、複数ビットに誤りが連続的或いは不連続いずれでも発生した場合、奇数ビットの誤りは検出できるが、偶数ビットの誤りは検出できない。よって、できるだけ複数ビットの誤りが発生しないように1つのデジタル信号を複数のブロックに分割し、パリティビットが付加される情報ビット数を小さくしている。

さらに、デジタル音声信号における上位ビットは、重要な部分を占めている。

例えばD 1 5はサインビットであるので、デジタル音声信号の正負を表している。また、D 1 4ビットは、デジタル音声信号の最大レベルの1/2のレベルの有無を表している。D 1 3ビットは同じく1/4のレベルの有無を、D 1 2ビットは同じく1/8のレベルの有無を表している。これらビットそれぞれの誤りを検出できなかった場合、音質に大きな影響を与える。そこで、これらビットそれぞれに誤りがあるか否かを個別に検出できるように、上位ビットは、1ビットずつ1ブロックとしている。

このように1デジタル音声信号を複数のブロックに分け、ブロック毎にパリティビットを付加することによって、誤りの検出精度を高めることができる。

同図cは、各ブロックと各パリティビットによって構成した送信用のフォーマットを示す。このフォーマットでは、上位ビットD 1 5乃至D 1 2それぞれによる4つのブロックを連続して配置し、これらブロックに対するパリティビットP 9乃至P 6を、これら各ブロックから離れた位置、例えば下位の位置に連続して配置してある。なお、下位ビットD 1 1乃至D 0による6つのブロック及びこれらに対するパリティビットP 5乃至P 0は、D 1 5乃至D 1 2ビットと、P 9乃至P 6との間に連続的に配置してある。

このように上位ビットD 1 5乃至D 1 2に対するパリティビットP 9乃至P 6を離れた位置に配置しているのは、次の理由による。例えば上位ビットD 1 5乃至D 1 2と、パリティビットP 9乃至P 6とを連続的に配置して伝送したとき、これらが連続的に誤る可能性がある。その結果、本来誤りがあるのに、誤りがないと誤検出する可能性がある。そこで、このような連続的な誤りが発生しても、誤検出する可能性を低くするために、離れた位置に両者を配置している。特に、上位ビットは、上述したように音質に大きな影響を与えるビットであるので、誤検出を防止するために、このような離れた配置を行っている。無論、他のブロックについても同様に、各ブロックとこれらに対応するパリティビットとを離して配置してもよい。

このようなパリティビットの決定、フォーマットの作成は、符号器6によって行われる。符号器6は、例えばCPUまたはDSPを含んでいる。これが図3のフローチャートに示す動作を行う。即ち、D 1 5乃至D 1 2ビットそれぞれのパ

リティビットP 9乃至P 6の値をそれぞれ決定する（ステップS 2、S 4、S 6、S 8）。同様に、D 11、D 10両ビットに対するパリティビットP 5の値、D 9、D 8両ビットに対するパリティビットP 4の値、D 7、D 6両ビットに対するパリティビットP 3の値、D 5、D 4両ビットに対するパリティビットP 2の値、D 3、D 2両ビットに対するパリティビットP 1の値、D 1、D 0両ビットに対するパリティビットP 0の値をそれぞれ決定する（ステップS 10、S 12、S 14、S 16、S 18、S 20）。これらパリティビットの決定法は公知であるので、詳細な説明は省略する。そして、これら各ビットD 15乃至D 0、パリティビットP 9乃至P 0を図2 cに示すようにフォーマット化し（ステップS 22）、これを送信部8に供給する（ステップS 24）。

図4及び図5 a乃至図5 dを参照して、復号器20について説明する。復号器20には、上述したように、同調部18 A、18 Bから互いに対応する符号化信号が供給される。復号器20は、例えばCPUまたはDSP及び記憶手段、例えばメモリを有し、図4のフローチャートに示すような動作を行う。

先ず、同調部18 Aと18 Bの系統（以後、系統A、Bと称する）から供給された対応する符号化信号の各ブロックのパリティチェックを行い、両系統のエラー率（誤り率）を算出する（ステップS 30）。パリティチェックは、偶数パリティの場合、例えば対象となるブロックのビットと、このブロックに対応するパリティビットとの排他的論理和（EXOR）を求め、その値が0であれば、誤りがないと、その値が1であると誤りがあると判断できる。

例えば図5 bに示すようなA系統の符号化信号と、同図cに示すようなB系統の符号化信号があったとする。上にXの符号を付したブロックは、誤りがあると判定されたブロックを示している。A系統の符号化信号では、ブロックが10個あり、そのうち4個の誤りがあるので、エラー率（エラーのあるブロック数／全ブロック数）は4／10である。同様に、B系統の符号化信号では、10個のブロックのうち3個に誤りがあるので、エラー率は3／10である。

次に、算出されたA系統のエラー率がB系統のエラー率よりも大きいか判断される（ステップS 32）。この判断の答えがイエスであると、エラー率の小さい系統、B系統の符号化信号が選択される（ステップS 34）。ステップS 32の

判断の答えがノーであると、A、B両系統のエラー率が等しいか判断される（ステップS 3 6）。この答えがノーであると、A系統のエラー率がB系統のエラー率よりも小さいので、A系統の符号化信号が選択される（ステップS 3 8）。ステップS 3 6の判断の答えがイエスであると、A、B両系統のエラー率が等しいので、前回入力されたA、B 2系統の符号化信号のうちエラー率の小さかった系統と同じ系統の符号化信号を選択する（ステップS 4 0）。これは、伝送条件が大きく変化していなければ、前回エラー率の小さかった系統の方が信頼性が高いと考えられるからである。なお、前回入力されたA、B 2系統の符号化信号のエラー率が同じ場合、初期値として選択された系統を選択することも考えられるし、或いは前回選択された系統を選択することもある。前回選択された系統を今回も選択する場合、前回1回のみならず、遡ってエラー率が同じであっても過去にエラー率が良い系統が選択されていれば、その結果が継承される。

このようにして、いずれの系統を使用するかを選択が行われる。図5の場合、系統Bのエラー率が小さいので、系統Bが選択される。なお、ステップS 4 0において前回のエラー率を使用する必要があるので、ステップS 3 0において両系統のエラー率は、メモリに記憶されている。エラー率が同じときに前回選択された系統を今回選択する場合には、いずれかの系統が選択される毎に次回の選択の際に使用するために、今回選択された系統を記憶しておく。

ステップS 3 4、S 3 8、S 4 0のいずれかによって、系統が選択されると、この選択された系統の各ブロックを指定するためのカウンタ n の値を0とする（ステップS 4 2）。各ブロックは、例えば、D 0とD 1のブロックがブロック0で、D 2とD 3のブロックがブロック1で、以下、同様にしてD 1 5のブロックがブロック1 0であるとする。このブロックの指定は、逆にD 1 5のブロックをブロック0としてもよい。

そして、選択された系統において、カウンタ n が指定するブロックである n ブロックに誤りがあるか判断する（ステップS 4 4）。この判断の答えがノーであると、その n ブロックをそのまま使用することを決定する（ステップS 4 6）。次にカウンタ n の値を1つ進める（ステップS 4 8）。カウンタ n の値が全ブロック数である1 0よりも大きな値である1 1以上になったか判断し（ステップS

50)、大きくなければ、ステップS44から再び実行する。従って、選択された系統において、誤りがないと判定されたブロックは速やかにその使用が順次決定されていく。

例えば図5b、5cでは、系統Bが選択されている。ここで、D14のブロック、D12のブロック、D11とD10のブロック、D9とD8のブロック、D5とD4のブロック、D3とD2のブロック、D1とD0のブロックには誤りがないので、これらは、カウンタnによって指定されたとき、同図dに示すように、そのまま使用されることが決定される。

ステップS44における判断の答えがイエスであると、選択された系統のnブロックに誤りがあることになる。そこで、選択されなかった系統における対応するブロックであるnブロックに誤りがあるか否か判断される（ステップS52）。ここで誤りがないと判断されると、選択されなかった系統における対応するブロックが使用される（ステップS54）。

例えば、図5では、選択されている系統であるB系統では、図5cに示すようにD15のブロックに誤りがある。このとき、選択されていない系統のA系統のD15のブロックには誤りがない。従って、同図dに示すように、A系統のブロックD15の使用が決定される。B系統のD7とD6のブロックにおいても誤りが生じ、そのときA系統のD7とD6のブロックに誤りが生じていないので、A系統のD7とD6のブロックの使用が決定される。

ステップS52において、両系統共に誤りがあると判断されると、いずれの系統のブロックも使用することができない。そこで、ホールドを行う（ステップS56）。即ち、復号器20から前回出力されたデジタル音声信号の対応するブロックを、メモリから読み出して、このブロックの代替として使用する。対象となる信号がデジタル音声信号であり、前回のデジタル音声信号と今回のデジタル音声信号とでは、余り大きな差がないと考えられる。しかも、一部のブロックのみの代替であるので、このような代替を行っても音質に余り大きな影響はない。

例えば、図5cに示すように、選択された系統BのD13ブロックに誤りがあり、同図bに示すように、選択されなかった系統AのD13ブロックにも誤りが

ある。この場合、同図 a に示す前回出力されたデジタル音声信号の対応するブロックである D 1 3 のブロックの使用が、同図 d に示すように決定される。

ステップ S 5 4 またはステップ S 5 6 に続いて、ステップ S 4 8、S 5 0 が実行される。このようにして全てのブロックについての検査が終了すると、ステップ S 5 0 の判断がイエスとなる。上述したようにして使用が決定された各ブロックが合成されて、図 5 d に示すような 1 デジタル音声信号が合成され、これが出力される。なお、次にデジタル音声信号を合成する際に、ステップ S 5 6 において使用する可能性があるので、合成された 1 デジタル音声信号は、メモリに記憶される。

なお、復号器 2 0 としては、例えば図 6 のように動作させることもできる。まず、A、B 両系統の各ブロックのパリティをチェックし、両系統のエラー率を決定する（ステップ S 6 0）。次に、両系統のブロックを指定するカウンタ n の値を 0 とする（ステップ S 6 2）。

カウンタ n で指定された両系統の n ブロックは共に誤りがあるか判断する（ステップ S 6 4）。この判断の答えがイエスであると、即ち、共に誤っていると判断されると、ステップ S 5 6 と同様にホールドする（ステップ S 6 6）。

ステップ S 6 4 の判断の答えがノーであると、A または B 系統のいずれかに誤りがあるか判断する（ステップ S 6 8）。この判断の答えがイエスであると、誤りのない系統の n ブロックの使用を決定する（ステップ S 7 0）。ステップ S 6 8 の判断の答えがノーであると、いずれの系統にも誤りがないので、ステップ S 6 0 において求めたエラー率が等しいか判断する（ステップ S 7 2）。この判断の答えがノーであると、即ち、エラー率が等しくないと、エラー率の少ない系統の n ブロックの使用を決定する（ステップ S 7 4）。ステップ S 7 2 の判断の答えがイエスの場合、即ち、エラー率が等しい場合には、前回エラー率が少なかった系統の n ブロックの使用を決定する（ステップ S 7 6）。前回のエラー率が同じ場合、初期値として選択された系統を選択するか、前回選択された系統を選択する。

ステップ S 6 6、ステップ S 7 0、ステップ S 7 4 またはステップ S 7 6 に続いて、カウンタ n の値が 1 進められる（ステップ S 7 8）。カウンタ n の値が全

ブロックの数10よりも大きい11以上であるか判断する（ステップS80）。この判断の答えがノーであると、ステップS64から再び実行する。ステップS80の答えがイエスになると、全てのブロックについて使用ブロックが決定されたので、使用決定されたブロックによって1デジタル音声信号を合成する（ステップS82）。

パリティチェックでは、誤りがあることは検出できるが、その訂正ができないので、この受信機では、2つの同調部からの対応する符号化信号を用いて、誤りの訂正を行っている。しかも、この受信機の復号器20では、パリティチェックの結果、或る系統のブロックに誤りがあると判定されると、そのブロックを、これに対応する他の系統の誤りのないブロックによって置換するので、訂正の精度が高い。しかも、他の系統の対応するブロックにも誤りがある場合には、前回使用したデジタル音声信号の対応するブロックを使用することによって誤り訂正を行っているので、ブロックの欠落を生じることもない。

上記の実施の形態では、偶数パリティを使用したか、奇数パリティを使用することもできる。また、上記の実施の形態では、1デジタル音声信号が16ビットで構成されている例を示したが、このビット数に限ったものではない。また、上記の実施の形態では、上位のビットのみを1ビットで1ブロックを構成したが、パリティビットの数が増加してもよい場合、上位から下位までの全てのビットにおいて、1ビットで1ブロックを構成してもよい。また、上記の実施の形態では、デジタル音声信号を符号化して送信したが、音声信号に限ったものではなく、他のアナログ信号源、例えばセンサ等からのアナログ検出信号をデジタル化して、更に符号器6によって符号化して送信してもよい。或いはデジタル機器からの複数ビットのデジタル信号を符号器6によって符号化して、送信してもよい。また、上記の実施形態では、同調部を2個設けたが、さらに多くの同調部を設けて、これら同調部からの各符号化信号の対応するブロックに誤りがあるか否かによって使用するブロックを決定してもよい。

産業上の利用の可能性

本発明は、デジタル無線伝送において、高精度に誤り検出ができ、かつ通信効率を低下させることなく、符号の誤り訂正が確実に行うことができ、例えばデ

デジタルワイヤレスマイクロホンに使用することができる。

請求の範囲

1. アナログ入力信号を複数ビット数のデジタル信号に所定周期毎に変換するA/D変換器と、

前記デジタル信号を複数のブロックに分け、前記各ブロック毎にパリティビットを付加して符号化信号を生成する符号化手段と、

前記符号化信号によって搬送波を変調する変調手段とを、
具備する送信機。

2. 請求項1記載の送信機において、前記符号化信号は、1ビットによって構成されたブロックを有する送信機。

3. 請求項1記載の送信機において、前記アナログ入力信号が音声信号であり、前記デジタル信号の上位ビットは、下位ビットよりも少ない数のビット数でブロックを形成している送信機。

4. 請求項1記載の送信機において、前記各パリティビットは、前記ブロックと共に1つのフォーマットを構成し、前記パリティビットのうち少なくとも1つは、対応するブロックとは離れた位置に配置されている送信機。

5. アナログ入力信号をA/D変換した複数ビット数のデジタル信号を複数のブロックに分け、前記各ブロック毎にパリティビットを付加した符号化信号で搬送波を変調した変調信号を受信して、前記符号化信号を復調する複数の復調手段と、

これら複数の復調手段から互いに対応する前記符号化信号が入力され、前記互いに対応する符号化信号の各ブロックのパリティチェックを行い、互いに対応する複数の符号化信号の対応するブロックのうち誤りのないブロックを選択して出力する復号化手段とを、

具備する受信機。

6. 請求項5記載の受信機において、前記復号化手段は、互いに対応する複数の符号化信号の対応するブロックに共に誤りが無い場合、互いに対応する複数の符号化信号の誤り率が低い方のブロックを選択する受信機。

7. 請求項5記載の受信機において、前記復号化手段は、互いに対応する複数の符号化信号の対応するブロックに共に誤りがある場合、前回に出力された符

号化信号の対応ブロックを選択する受信機。

8. アナログ入力信号をA/D変換した複数ビット数のデジタル信号を複数のブロックに分け、前記各ブロック毎にパリティビットを付加した符号化信号で搬送波を変調した変調信号を受信して、前記符号化信号を復調する複数の復調手段と、

これら複数の復調手段から互いに対応する前記符号化信号が入力され、前記互いに対応する符号化信号の各ブロックのパリティチェックを行い、各符号化信号のうち誤り率の低い符号化信号を選択し、この選択された符号化信号のうち誤りのあるブロックを、他の符号化信号における対応する誤りのないブロックに置換して出力する復号化手段とを、

具備する受信機。

9. 請求項8記載の受信機において、前記復号化手段は、前記選択された符号化信号のうち誤りのあるブロックに対応する他の符号化信号のブロックにも誤りがあるとき、先に出力された符号化信号の対応ブロックを出力する受信機。

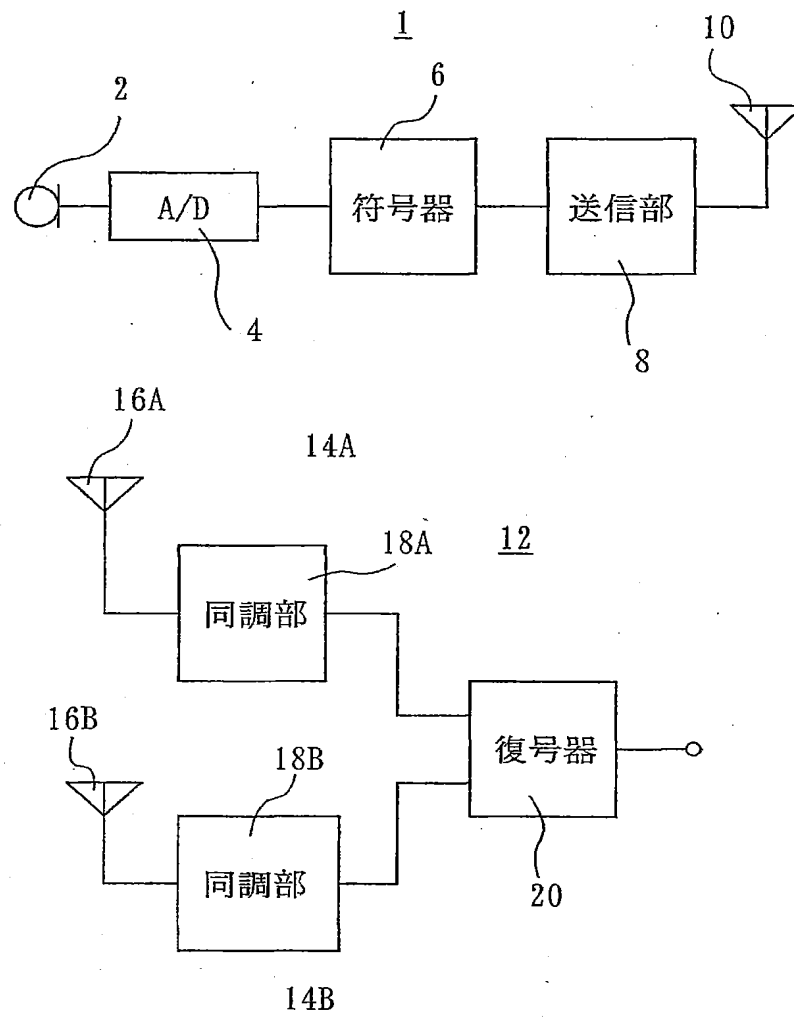


Fig. 1

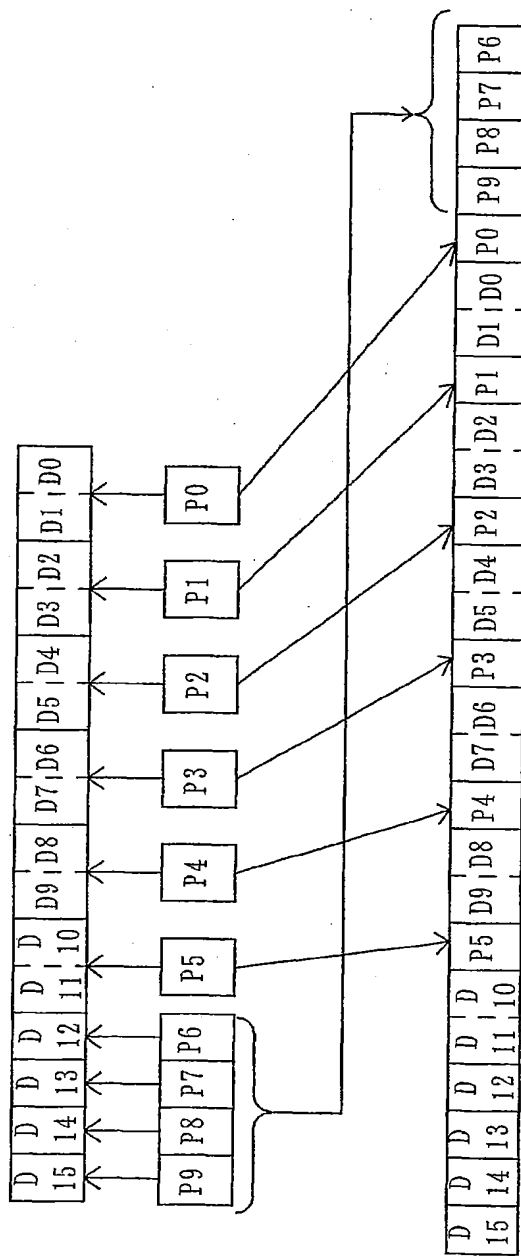


Fig. 2a

Fig. 2b

Fig. 2c

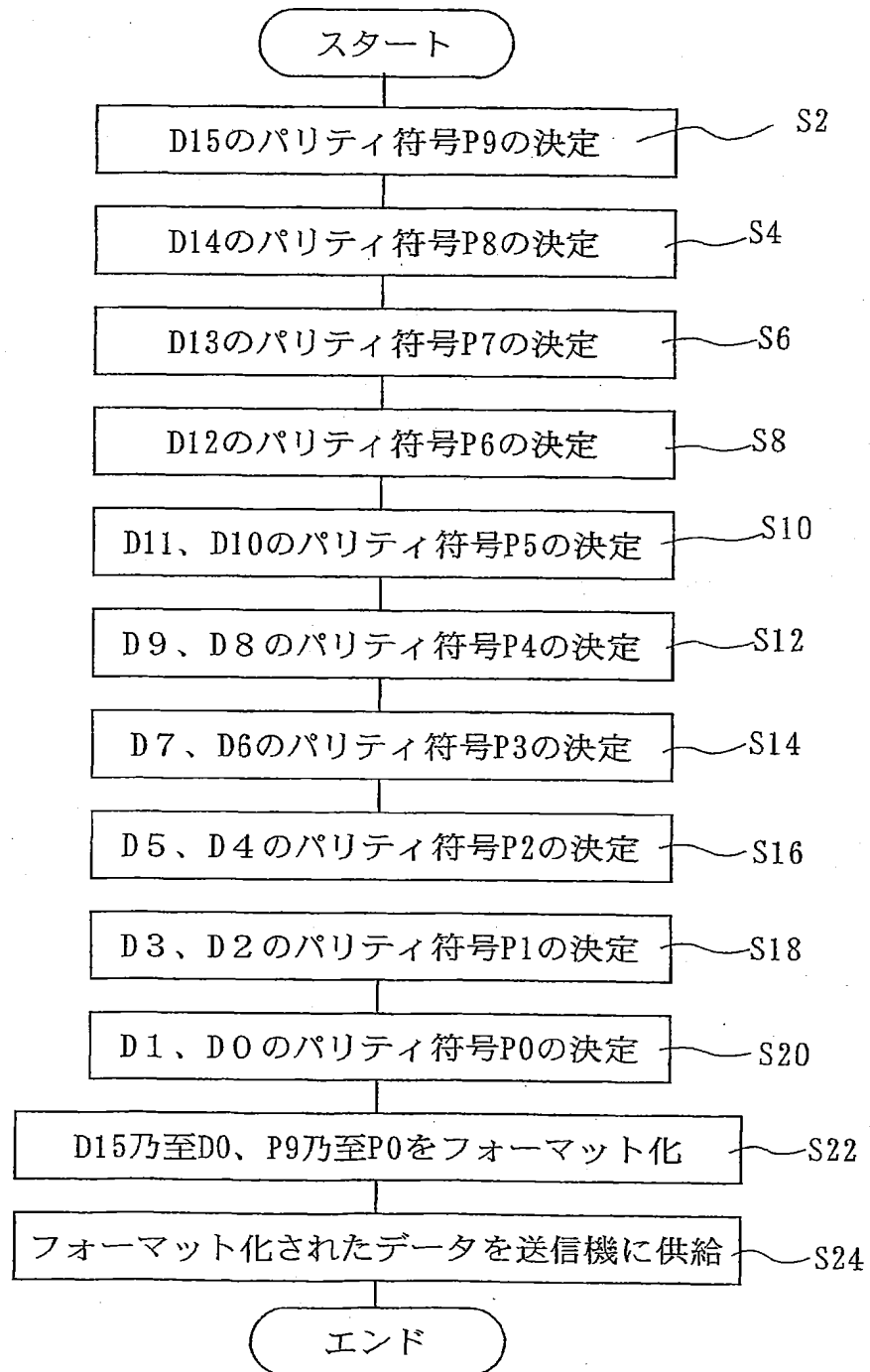


Fig. 3

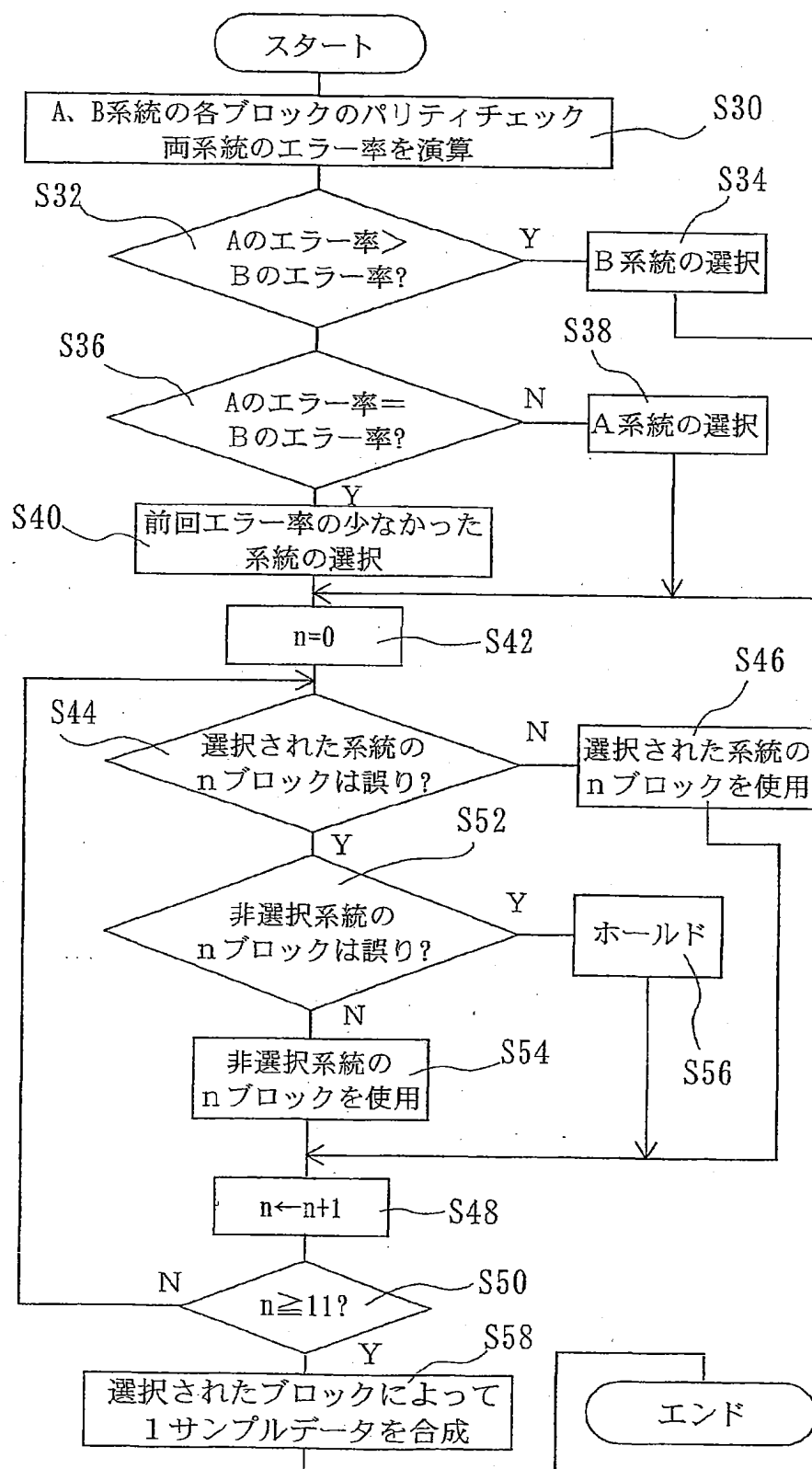


Fig. 4

Fig. 5a

D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

Fig. 5b

D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

Fig. 5c

D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

Fig. 5d

D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
-----------------	-----------------	-----------------	-----------------	-----------------	-----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

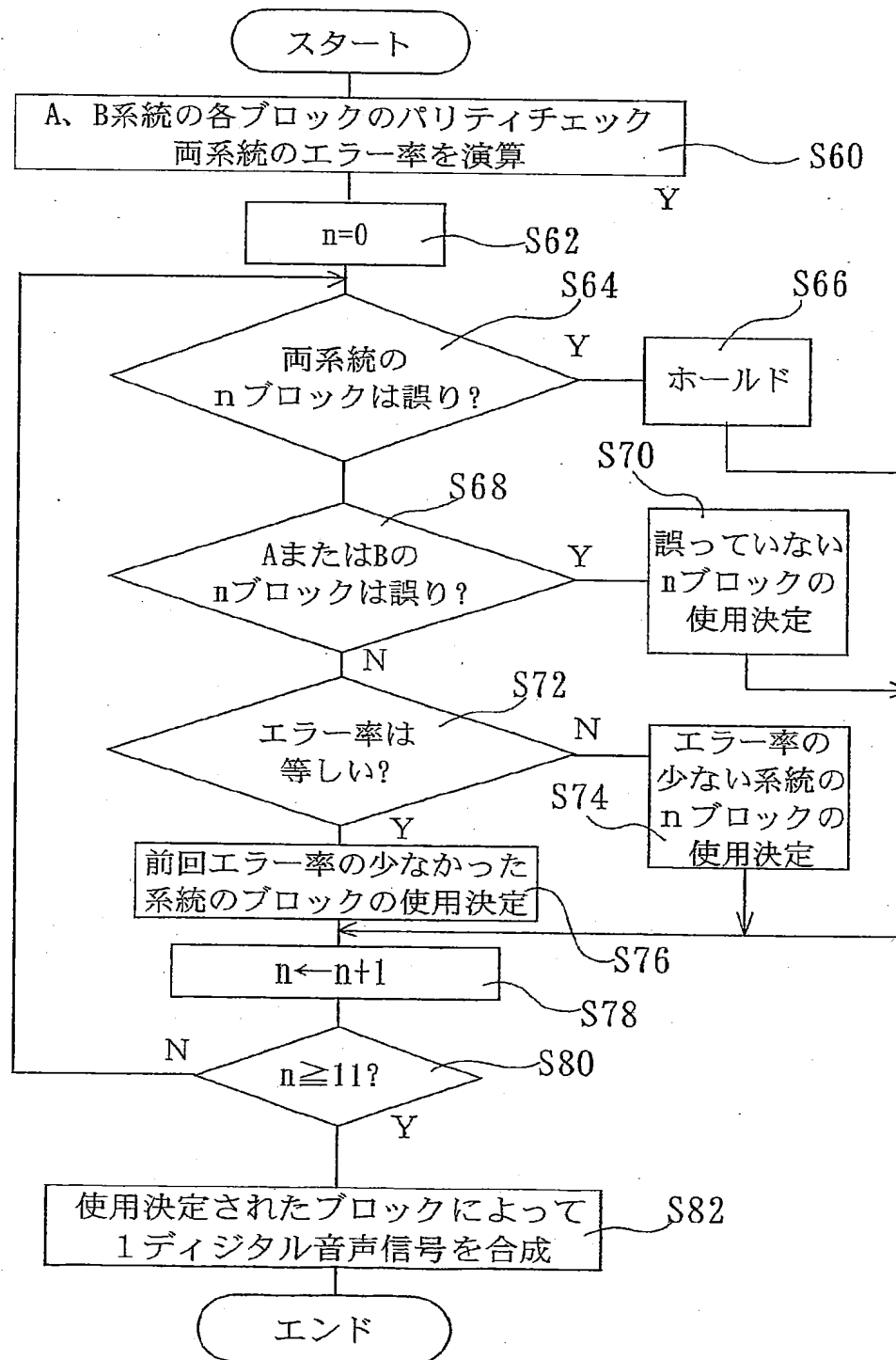


Fig. 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/01682

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04L1/00, H04B1/04, G06F11/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04L1/00, H04B1/04, G06F11/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2002

Kokai Jitsuyo Shinan Koho 1971-2002 Jitsuyo Shinan Toroku Koho 1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X P, Y	JP 2001-136155 A (Casio Computer Co., Ltd.), 18 May, 2001 (18.05.01), Full text; Figs. 1 to 5 (Family: none)	1-4 5-9
X Y	JP 61-41241 A (Matsushita Electric Industrial Co., Ltd.), 27 February, 1986 (27.02.86), Full text; Figs. 1 to 6 (Family: none)	1-4 5-9
A	JP 63-290033 A (NEC Corp.), 28 November, 1988 (28.11.88), Full text; Figs. 1, 2 (Family: none)	2

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
17 May, 2002 (17.05.02)

Date of mailing of the international search report
28 May, 2002 (28.05.02)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

Form PCT/ISA/210 (second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/01682

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2-213234 A (Alpine Electronics, Inc.), 24 August, 1990 (24.08.90), Full text; Figs. 1, 2 (Family: none)	5-9
A	JP 7-111499 A (Ido Tsushin System Kaihatsu Kabushiki Kaisha), 25 April, 1995 (25.04.95), Full text; Fig. 1 (Family: none)	5-9
A	JP 2000-101521 A (Aiphone Co., Ltd.), 07 April, 2000 (07.04.00), Full text; Figs. 1, 2 (Family: none)	7, 9
A	JP 3-266545 A (Hitachi Cable, Ltd.), 27 November, 1991 (27.11.91), Full text; Figs. 1 to 3 (Family: none)	7, 9
A	JP 4-243068 A (Sharp Corp.), 31 August, 1992 (31.08.92), Full text; Figs. 1 to 7 (Family: none)	1-9
A	JP 61-140225 A (Matsushita Electric Industrial Co., Ltd.), 27 June, 1986 (27.06.86), Full text; Figs. 1 to 4 (Family: none)	1-9
A	JP 6-309812 A (Matsushita Electric Industrial Co., Ltd.), 04 November, 1994 (04.11.94), Full text; Figs. 1 to 3 (Family: none)	1-9

Form PCT/ISA/210 (continuation of second sheet) (July 1998)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁷ H04L1/00, H04B1/04, G06F11/10

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁷ H04L1/00, H04B1/04, G06F11/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2002年

日本国登録実用新案公報 1994-2002年

日本国実用新案登録公報 1996-2002年

国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, X P, Y	J P 2001-136155 A (カシオ計算機株式会社), 2001.05.18 全文, 第1図から第5図 (ファミリーなし)	1-4 5-9
X Y	J P 61-41241 A (松下電器産業株式会社), 1986.02.27 全文, 第1図から第6図 (ファミリーなし)	1-4 5-9

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

17.05.02

国際調査報告の発送日

28.05.02

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

桂 正憲

5K

8949

電話番号 03-3581-1101 内線 3556

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 63-290033 A (日本電気株式会社) , 1988. 11. 28 全文, 第1, 第2図 (ファミリーなし)	2
Y	JP 2-213234 A (アルパイン株式会社) , 1990. 08. 24 全文, 第1, 第2図 (ファミリーなし)	5-9
A	JP 7-111499 A (移動通信システム開発株式会社) , 1995. 04. 25 全文, 第1図 (ファミリーなし)	5-9
A	JP 2000-101521 A (アイホン株式会社) , 2000. 04. 07 全文, 第1, 第2図 (ファミリーなし)	7, 9
A	JP 3-266545 A (日立電線株式会社) , 1991. 11. 27 全文, 第1図から第3図 (ファミリーなし)	7, 9
A	JP 4-243068 A (シャープ株式会社) , 1992. 08. 31 全文, 第1図から第7図 (ファミリーなし)	1-9
A	JP 61-140225 A (松下電器産業株式会社) , 1986. 06. 27 全文, 第1図から第4図 (ファミリーなし)	1-9
A	JP 6-309812 A (松下電器産業株式会社) , 1994. 11. 04 全文, 第1図から第3図 (ファミリーなし)	1-9

様式PCT/ISA/210 (第2ページの続き) (1998年7月)